UNIVERSIDADE NOVE DE JULHO – UNINOVE

ANDERSON SILVAGNI ROCHA

**simulador de processador didático**

São Paulo

2014

ANDERSON SILVAGNI ROCHA

**simulador de processador didático**

Projeto de Pesquisa apresentado ao Curso de Bacharelado em Ciência da Computação da Universidade Nove de Julho como requisito parcial para obtenção do grau de Bacharel em Ciência da Computação.

Linha de Pesquisa: Infraestrutura computacional

Orientador: Prof. Me. Filippo Valiante Filho

São Paulo

2014

**SUMÁRIO**

**LISTA DE ILUSTRAÇÕES**

**LISTA DE TABELAS**

[**LISTA DE ABREVIATURAS E SIGLAS**](#h.gjdgxs)

[**1 INTRODUÇÃO**](#h.gjdgxs) [**7**](#h.30j0zll)

[1.1 DELIMITAÇÃO DO TEMA](#h.30j0zll) [7](#h.1fob9te)

[1.2 PROBLEMA](#h.1fob9te) [7](#h.3znysh7)

[1.3 HIPÓTESE(S)](#h.3znysh7) [7](#h.2et92p0)

[1.4 OBJETIVOS](#h.2et92p0) 8

*1.4.1 Objetivos gerais* [*8*](#h.tyjcwt)

[*1.4.2 Objetivos específicos*](#h.tyjcwt) [*8*](#h.3dy6vkm)

[1.5 JUSTIFICATIVA](#h.3dy6vkm) [9](#h.1t3h5sf)

[**2 REVISÃO DA LITERATURA 1**](#h.1t3h5sf)[**0**](#h.4d34og8)

[**3 METODOLOGIA 1**](#h.4d34og8)[**1**](#h.2s8eyo1)

[**4 CRONOGRAMA 1**](#h.2s8eyo1)[**2**](#h.17dp8vu)

[**REFERÊNCIAS BIBLIOGRÁFICAS 1**](#h.17dp8vu)[**3**](#h.3rdcrjn)

[**FOLHA DE APROVAÇÃO DO PROJETO 1**](#h.3rdcrjn)**4**

[**ANEXOS 1**](#h.26in1rg)**7**

# INTRODUÇÃO

O processo de simulação, ao longo da história, sempre auxiliou as equipes de pesquisas e estudos a conseguirem construir um ambiente semelhante ao real para evitar possíveis problemas quando colocassem suas pesquisas em prática.

Em linhas gerais a simulação tenta reproduzir um pedaço do universo real, num ambiente delimitado de variantes para a aplicação de análise do processo com o objetivo de aprendizado e aprimoramento.

Esses ambientes são constituídos do recorte do universo real que se deseja analisar, representando nos mínimos detalhes o ambiente real para que a simulação chegue o mais próximo da aplicação real.

DELIMITAÇÃO DO TEMA

Em âmbito geral as simulações são usadas como formas de auxiliar o aprendizado acadêmico, visando o entendimento do que está sendo simulado, exemplificando passo a passo as etapas da simulação.

O tema a ser abordado é a simulação do processo interno de um processador com intuito de facilitar a compreensão de como esses processos ocorrem, mostrando as passagens uma a uma em um ambiente controlado.

PROBLEMA

Em análise aos simuladores existentes nesta área, foi constatado que se limitam somente ao funcionamento em algumas plataformas independentes como java e flash que não são plataformas totalmente compatíveis com todos os dispositivos, e também que só oferecem suporte a simulação de alguns processadores simplificados, sendo cada simulador para um processador especifico. Ainda estes simuladores não possuem um painel detalhado para controle das etapas de simulação muitas vezes limitando a somente um botão de começar (play) e parar (pause).

HIPÓTESE

Dentre as necessidades apresentadas, sendo estas a existência de um simulador que fosse o mais compatível possível, podendo funcionar desde as plataformas computacionais mais completas (Computadores, Laptops, Ultrabooks, etc) até as mais simples (SmartPhones, Tablets, PDAs, etc.) e a falta de compatibilidade com mais de um processador. Por meio de pesquisa foi constatado que o elemento mais comum entre todas essas plataformas é o navegador compatível com HTML (HyperText Markup Language – Linguagem de Marcação de Hiper Texto), JavaScript (Linguagem de programação para aplicações) e CSS (Cascading Style Sheet – Linguagem de Folhas de Estilo), assim possibilitando uma compatibilidade maior em comparação com as plataformas atualmente utilizadas. Quanto a falta de compatibilidade com múltiplos processadores, será estruturado um framework que para cada arquivo de configuração exibirá um processador, sendo que para cada processador será composto um arquivo com suas características e funcionalidades, o que possibilitará a construção do ambiente de simulação para quaisquer processadores.

Para o desenvolvimento serão utilizadas técnicas de modelagem computacional e engenharia de software. Estas que serão empregadas respectivamente na análise e estruturação do ambiente de simulação (estrutura do processador e software simulador).

OBJETIVOS

O objetivo principal é construir a plataforma de simulação de processadores, para a validação desta será construído um arquivo de configuração de um processador simplificado (neste caso o processador Sergium).

Posteriormente para uma maior interatividade no processo de simulação será construído um editor de código assembly que terá seus parâmetros (funções suportadas) incluídos no arquivo de configuração.

JUSTIFICATIVA

Com base nos estudos, o processo de aprendizagem de modo geral tem a necessidade da representação gráfica, portanto o simulador proposto vem como ferramenta para suprir este ponto necessário, muitas vezes levando em conta que a plataforma de simulação terá um ambiente funcional que possibilite uma fácil utilização e uma gama de ferramentas para a análise do processo executado dentro de um processador, também proporcionará um controle maior dos passos, auxiliando o professor responsável por lecionar a disciplina e que necessitar deste tipo de ferramenta.

Um outro ponto também importante será o incentivo aos estudantes a colocarem seu conhecimento em prática alterando os arquivos de configuração dos processadores assim gerando outros novos, tendo em vista que a estrutura proposta será o mais simples possível.

Contudo após os apontamentos, podemos dizer que se os objetivos apontados forem corretamente implementados, o sistema proporcionará aos estudantes e mestres a facilidade para a compreensão dos processadores.

# REVISÃO DA LITERATURA

Em Stallings (2005) é apresentado a estrutura dos processadores, descrevendo os elementos internos e suas funcionalidades. Neste também é abordado o conceito da aplicação da computação de propósito geral utilizando a arquitetura do IAS.

Em Shannon (1998) é descrita a forma como deve ser conduzida a simulação, abordando todo o processo de projeto e aplicação da simulação, incluindo as vantagens e desvantagens. Também é abordado as boas práticas que envolvem a simulação.

Em Paz (2006) é abordada a importância da utilização de uma arquitetura simplificada para entender o funcionamento do processador, também é apresentada o processador fictício Sergium que será utilizado como validador da plataforma de simulação.

# METODOLOGIA

- Definição da plataforma que será feita a implementação.

- Estudo do funcionamento e estrutura dos processadores.

- Elaboração do modelo computacional do simulador utilizando os diagramas da UML (Unified Modeling Language) e do DFD (Diagrama de Fluxo de Dados).

- Contrução das classes de programação definidas no modelo computacional.

- Elaboração das funcionalidades das classes contruídas.

- Validação do comportamento das funcionalidades e classes desenvolvidas.

- Construção da interface do usuário.

- Incorporação das funcionalidades das classes à interface do usuário.

- Construção do arquivo de configuração do processador Sergium.

- Elaboração dos programas piloto para os testes da plataforma de simulação utilizando o processador Sergium.

- Validação final da plataforma de simulação.

# CRONOGRAMA

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | Fev | Mar | Abr | Mai | Jun | Ago | Set | Out | Nov |
| Elaboração do projeto |  |  |  |  |  |  |  |  |  |
| Implementação da aplicação |  |  |  |  |  |  |  |  |  |
| Validação da aplicação |  |  |  |  |  |  |  |  |  |
| Criação do arquivo do processador Sergium |  |  |  |  |  |  |  |  |  |
| Elaboração dos progamas pilotos para validação |  |  |  |  |  |  |  |  |  |
| Validação da plataforma |  |  |  |  |  |  |  |  |  |
| Apresentação |  |  |  |  |  |  |  |  |  |

Diagrama de Classes

# Documentação do desenvolvimento

Com o intuito de manter a maior portabilidade, foram estudadas diversas tecnologias e tendo em vista a ascensção do HTML5 com toda a sua interatividade e portabilidade este foi definido como tecnologia, conjuntamente com a linguagem de programação javaScript e CSS e seus estilos.

A partir de pesquisas, foi criado um modelo de simulação, que se assemelha as máquinas computacionais reais, com os seguintes elementos:

Elementos de Memória

Estes foram divididos em três principais agrupamentos: primeiro – memória – onde são agrupados inúmeros elementos desta (como na memória central ou RAM). Segundo – registradores auxiliares – cujo registrador auxiliar se encontra dentro do processador, diferenciando-o assim da memória e terceiro – registrador – que é composto por um único elemento de memória.

Dispositivos

Estes representam como o próprio nome diz, os dispositivos externos, como teclados, displays, impressoras, etc. sendo que todos possuem um elemento simples de armazenamento.

Unidade de Controle

Como no ambiente computacional real, este tem o papel de controlar os ciclos do sistema como um todo, bem como a latência, com o objetivo de permitir o controle da simulação.

Unidades funcionais

São as unidades que representam os sistemas dedicados como Unidades Lógicas Aritiméticas, Unidades de processamento Vetorial entre outras.

Processador

O processador como no universo real representa a junção de um conjunto de sub componentes interdependentes, onde esses são os Registradores, Resgistradores Auxiliares e Unidades Funcionais.

Ainda no processador possuimos uma biblioteca de funções determinadas por um arquivo de configuração, onde são armazenadas as micro funções a serem executadas. Essas funções são representações sequenciais do circuito real do processador.

Placa Central ou Placa Mãe

É o local onde unimos todos os elementos citados antes, formando um computador funcional, para efetuarmos a simulação. Os compotentes que compõe a placa mãe são instancias geradas a partir da configuração principal, onde são definidas as quantidades de endereços da memória, o processador a ser utilizado e os dispositivos que serão utilizados, bem como o programa que será escrito na memória para ser simulado.

Ambiente de Simulação

Os ambientes de simulação tem como principal característica a apresentação detalhada dos elementos do sistema em questão, bem como a exibição do passo a passo de cada uma das tarefas, com o objetivo de propocionar o maior nivel de abstração possível.

Não obstante, a interface de simulação foi desenvolvida em cima deste conceito, deixando a mostra toda a radiografia do processador e componentes internos, resgitradores, barramentos e demais componentes. Todos apresentados de forma clara, para que o utilizador tenha o entendimento do processo simulado.

A simulação

Como o principal objetivo da plataforma de simulação é a

Como o principal objetivo da plataforma é a didática, o processador disponivel para utilização é o processador de arquitetura simplificada Sergium (desenvolvido como estratégia academica pelo professor Sergio Paz Miranda), onde são disponibilizadas funções básicas para a compreensão do funcionamento de um processador real.

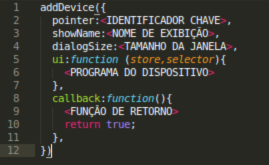
Os ciclos são representados passo a passo acendendo os registradores e o barramento envolvidos na operação em cada trecho da execução.

Desenvolvendo um dispositivo

Ná prática existem inúmeros dispositivos, desde os mais simples aos mais complexos e pensando nessa variedade, foi construida uma plataforma onde será possível construir novos periféricos.

Estrutura de um dispositivo

Como apresentado na Figuria Figura temos algumas configurações a determinar:

Figura 1: legenda

Primeiro teremos que definir o “IDENTIFICADOR CHAVE” que será a chave primária desse dispositivo. Logo na sequencia definiremos o “NOME DE EXIBIÇÃO”, este será o nome que aparecerá ao longo da simulação e por ultimo o “TAMANHO DA JANELA” que será utilizada pelo dispositivo (sm – pequena, md – media, lg – grande).

Após as definições de configuração partiremos para a produção do programa do dispositivo, que em termos técnicos podemos dar o nome de firmware do dispositivo.

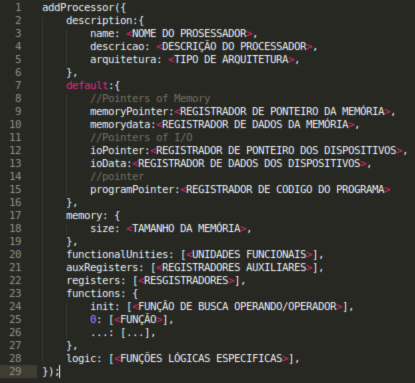
Essa firmware será desenvolvida na área “PROGRAMA DO DISPOSITIVO, onde está a disposição do desenvolvedor, a biblioteca jQuery com o intuito de facilitar a implementação dos elementos HTML. Dentro do bloco do programa estão disponiveis dois elementos cruciais, o “store” onde é armazenado os valores que serão transmitidos para o processador e o “selector” que é o corpo da janela do dispositivo.

Após a programação do firmware, se houver a necessidade de alguma execução na conclusão, pode se usar o bloco “FUNÇÃO DE RETORNO”, e quando a janela é fechada o sistema a invoca.

Abaixo temos o codigo fonte do dipositivo “Display” que vem como padrão no simulador.

Desenvolvendo um processador

O desenvolvimento do processador divide-se em duas principais etapas, a primeira é a definição dos componentes internos do proessador que se sub dividem em Unidades Funionais, Registradores Auxiliares e Registradores, e a segunda etapa é a definição do conjunto de funções suportadas.

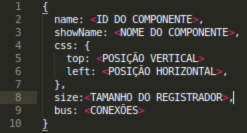


Definição dos componentes

Os componentes do processador possuem um identificador único, um nome ou rótulo que será mostrado na visualização, e um conjunto de estilos, onde os dados das coordenadas e estilização poderão ser configurados.

Registradores

Os registradores são os componentes responsáveis por armazenar os dados em cada etapa do processo dentro do processador, e sua definição será feita a partir do modelo na imagem, onde o “ID DO COMPONENTE” definirá o nome chave do registrador, o “NOME DO COMPONENTE” será o nome de exibição que será o nome visivel na simulação.



Nos parâmetros “POSIÇÃO VERTICAL” e “POSIÇÃO HORIZONTAL” serão definidas as coordenadas que o registrador deverá aparecer na tela.

Em “TAMANHO DO REGISTRADOR” será definido o limite máximo numérico que o registrador pode armazenar.

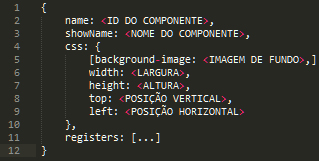
E por último, no parâmetro “CONEXÔES” serão listadas os outros registradores que possui conexões.

Unidades Funcionais

As unidades funcionais são um conjunto de registradores agrupados com o propósito de organizar circuitos dedicados. Por exemplo o circuito de soma onde a partir de dois registradores de entrada gera o valor da soma no registrador de saida.

Os processadores podem possuir várias unidades funcionais, que são definidas no trecho “functionaUnities” do arquivo de configuração do processador.

Neste trecho necessitamos definir os registradores que farão parte do circuito, bem como os dados descritivos da unidade.



Em “ID DO COMPONENTE” fica definido o identificador do registrador auxiliar, em “NOME DO COMPONENTE” fica definido o nome que será visualizado, em “LARGURA” e “ALTURA” são definidas as dimensões e em “POSIÇÃO VERTICAL” e “POSIÇÃO HORIZONTAL” e em register serão definidos os registradores.

Registradores Auxiliares

Os registradores Auxiliares, assim como os registradores, fazem parte das variáveis de transporte existentes dentro do processador e tem comportamento semelhante a memória RAM, porém possuem a restrição de estar dentro do processador. Em sua contrução são necessários as definições descritivas e a quantidade de setores que ele terá.

Funções

As funções são a chave para todo o funcionamento do processador, toda função contém uma lista de passos a serem executados e esses são descritos em um array contendo em cada indice a etapa a ser executada.

O conjunto de funções possui uma particularidade que é a função de busca e sempre será definida no bloco “init”, pois ela é o ponto de partida para o sistema funcionar.

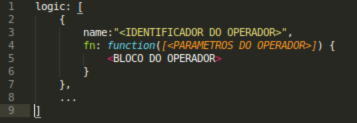
As etapas devem ser definidas utilizando os operadores básicos e avançados: nos básicos, temos ao nosso dispor o operador de cópia (mov) que copia o dado de um registrador para outro, o operador trava (lock) que trava a ligação entre dois registradores, o operador sumone que soma 1 no registrador em questão, o subone que subtrai 1 no registrador e por fim o end que é o operador que pára a simulação.

Já os operadores avançados devem ser definidos no trecho logic do processador como funções simples seguindo a sintaxe.

Para definir qualquer função previamente temos que definir todos os componentes internos do processador, pois utilizaremos os IDs definidos para compor as etapas.

Definindo uma etapa

<operador> <registrador> [<registrador>]

A definição de uma etapa consiste em definir qual será o identificador, os parâmetros

e o bloco de

SIMULANDO

O processo de simulação tem como objetivo auxiliar na abstração do funcionamento do processador, necessitando a definição dos parâmetros de entrada.

Estes parâmetros são bem simples e consistem em inserir o programa na memória e selecionar a base de exibição dos dados. Este processo pode ser feito na janela de configuração, que será aberta ao clicar no botão com o simbolo de engrenagem.

O simulador possui duas principais formas de insersão de programas, a primeira insere o programa com os valores em decimal, e a outra definindo em hexadecimal.

Fazer descritivo de como o usuario deve proceder com a simulação

dar guia de como proceder para construção do guia a ser simulado

fazer as exemplificações graficos

# REFERÊNCIAS BIBLIOGRÁFICAS

Stallings, Arquitetura e Organização de Computadores, 2005

Shannon , Robert E., INTRODUCTION TO THE ART AND SCIENCE OF SIMULATION, Proceedings of the 1998 Winter Simulation Conference D.J. Medeiros, E.F. Watson, J.S. Carson and M.S. Manivannan

Paz, S. M. e Valiante Filho, F. , A Utilização de um Computador Fictício como Estratégia para o Ensino de Arquitetura de Computadores em Anais do XXXIV Congresso Brasileiro de Ensino de Engenharia (COBENGE), Passo Fundo 2006

# FOLHA DE APROVAÇÃO DO PROJETO

Anderson Silvagni Rocha

**(Limite da margem superior Fonte 12, CAIXA ALTA, sem negrito)**

**simulador de processador Didático**

Projeto de Pesquisa apresentado ao Curso de Bacharelado em Ciência da Computação da Universidade Nove de Julho como requisito parcial para obtenção do grau de Bacharel em Ciência da Computação, sob a orientação Prof. Dr. Fillipo Valiante Filho.

|  |  |
| --- | --- |
| Data: \_\_\_\_/\_\_\_\_/\_\_\_\_ | \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_  Assinatura do professor orientador |

Observações: \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

# ANEXOS