UNIVERSIDADE NOVE DE JULHO – UNINOVE

ANDERSON SILVAGNI ROCHA

**simulador de processador didático**

São Paulo

2014

ANDERSON SILVAGNI ROCHA

**simulador de processador didático**

Projeto de Pesquisa apresentado ao Curso de Bacharelado em Ciência da Computação da Universidade Nove de Julho como requisito parcial para obtenção do grau de Bacharel em Ciência da Computação.

Linha de Pesquisa: Infraestrutura computacional

Orientador: Prof. Me. Filippo Valiante Filho

São Paulo

2014

**SUMÁRIO**

**LISTA DE ILUSTRAÇÕES**

**LISTA DE TABELAS**

[**LISTA DE ABREVIATURAS E SIGLAS**](#h.gjdgxs)

[**1 INTRODUÇÃO**](#h.gjdgxs) [**7**](#h.30j0zll)

[1.1 DELIMITAÇÃO DO TEMA](#h.30j0zll) [7](#h.1fob9te)

[1.2 PROBLEMA](#h.1fob9te) [7](#h.3znysh7)

[1.3 HIPÓTESE(S)](#h.3znysh7) [7](#h.2et92p0)

[1.4 OBJETIVOS](#h.2et92p0) 8

*1.4.1 Objetivos gerais* [*8*](#h.tyjcwt)

[*1.4.2 Objetivos específicos*](#h.tyjcwt) [*8*](#h.3dy6vkm)

[1.5 JUSTIFICATIVA](#h.3dy6vkm) [9](#h.1t3h5sf)

[**2 REVISÃO DA LITERATURA 1**](#h.1t3h5sf)[**0**](#h.4d34og8)

[**3 METODOLOGIA 1**](#h.4d34og8)[**1**](#h.2s8eyo1)

[**4 CRONOGRAMA 1**](#h.2s8eyo1)[**2**](#h.17dp8vu)

[**REFERÊNCIAS BIBLIOGRÁFICAS 1**](#h.17dp8vu)[**3**](#h.3rdcrjn)

[**FOLHA DE APROVAÇÃO DO PROJETO 1**](#h.3rdcrjn)**4**

[**ANEXOS 1**](#h.26in1rg)**7**

# 

# INTRODUÇÃO

O processo de simulação, ao longo da história, sempre auxiliou as equipes de pesquisas e estudos a conseguirem construir um ambiente semelhante ao real para evitar possíveis problemas quando colocassem suas pesquisas em prática.

Em linhas gerais a simulação tenta reproduzir um pedaço do universo real, num ambiente delimitado de variantes para a aplicação de análise do processo com o objetivo de aprendizado e aprimoramento.

Esses ambientes são constituídos do recorte do universo real que se deseja analisar, representando nos mínimos detalhes o ambiente real para que a simulação chegue o mais próximo da aplicação real.

DELIMITAÇÃO DO TEMA

Em âmbito geral as simulações são usadas como formas de auxiliar o aprendizado acadêmico, visando o entendimento do que está sendo simulado, exemplificando passo a passo as etapas da simulação.

O tema a ser abordado é a simulação do processo interno de um processador com intuito de facilitar a compreensão de como esses processos ocorrem, mostrando as passagens uma a uma em um ambiente controlado.

PROBLEMA

Em análise aos simuladores existentes nesta área, foi constatado que se limitam somente ao funcionamento em algumas plataformas independentes como java e flash que não são plataformas totalmente compatíveis com todos os dispositivos, e também que só oferecem suporte a simulação de alguns processadores simplificados, sendo cada simulador para um processador especifico. Ainda estes simuladores não possuem um painel detalhado para controle das etapas de simulação muitas vezes limitando a somente um botão de começar (play) e parar (pause).

HIPÓTESE

Dentre as necessidades apresentadas, sendo estas a existência de um simulador que fosse o mais compatível possível, podendo funcionar desde as plataformas computacionais mais completas (Computadores, Laptops, Ultrabooks, etc) até as mais simples (SmartPhones, Tablets, PDAs, etc.) e a falta de compatibilidade com mais de um processador. Por meio de pesquisa foi constatado que o elemento mais comum entre todas essas plataformas é o navegador compatível com HTML (HyperText Markup Language – Linguagem de Marcação de Hiper Texto), JavaScript (Linguagem de programação para aplicações) e CSS (Cascading Style Sheet – Linguagem de Folhas de Estilo), assim possibilitando uma compatibilidade maior em comparação com as plataformas atualmente utilizadas. Quanto a falta de compatibilidade com múltiplos processadores, será estruturado um framework que para cada arquivo de configuração exibirá um processador, sendo que para cada processador será composto um arquivo com suas características e funcionalidades, o que possibilitará a construção do ambiente de simulação para quaisquer processadores.

Para o desenvolvimento serão utilizadas técnicas de modelagem computacional e engenharia de software. Estas que serão empregadas respectivamente na análise e estruturação do ambiente de simulação (estrutura do processador e software simulador).

OBJETIVOS

O objetivo principal é construir a plataforma de simulação de processadores, para a validação desta será construído um arquivo de configuração de um processador simplificado (neste caso o processador Sergium).

Posteriormente para uma maior interatividade no processo de simulação será construído um editor de código assembly que terá seus parâmetros (funções suportadas) incluídos no arquivo de configuração.

JUSTIFICATIVA

Com base nos estudos, o processo de aprendizagem de modo geral tem a necessidade da representação gráfica, portanto o simulador proposto vem como ferramenta para suprir este ponto necessário, muitas vezes levando em conta que a plataforma de simulação terá um ambiente funcional que possibilite uma fácil utilização e uma gama de ferramentas para a análise do processo executado dentro de um processador, também proporcionará um controle maior dos passos, auxiliando o professor responsável por lecionar a disciplina e que necessitar deste tipo de ferramenta.

Um outro ponto também importante será o incentivo aos estudantes a colocarem seu conhecimento em prática alterando os arquivos de configuração dos processadores assim gerando outros novos, tendo em vista que a estrutura proposta será o mais simples possível.

Contudo após os apontamentos, podemos dizer que se os objetivos apontados forem corretamente implementados, o sistema proporcionará aos estudantes e mestres a facilidade para a compreensão dos processadores.

# REVISÃO DA LITERATURA

Em Stallings (2005) é apresentado a estrutura dos processadores, descrevendo os elementos internos e suas funcionalidades. Neste também é abordado o conceito da aplicação da computação de propósito geral utilizando a arquitetura do IAS.

Em Shannon (1998) é descrita a forma como deve ser conduzida a simulação, abordando todo o processo de projeto e aplicação da simulação, incluindo as vantagens e desvantagens. Também é abordado as boas práticas que envolvem a simulação.

Em Paz (2006) é abordada a importância da utilização de uma arquitetura simplificada para entender o funcionamento do processador, também é apresentada o processador fictício Sergium que será utilizado como validador da plataforma de simulação.

# METODOLOGIA

- Definição da plataforma que será feita a implementação.

- Estudo do funcionamento e estrutura dos processadores.

- Elaboração do modelo computacional do simulador utilizando os diagramas da UML (Unified Modeling Language) e do DFD (Diagrama de Fluxo de Dados).

- Contrução das classes de programação definidas no modelo computacional.

- Elaboração das funcionalidades das classes contruídas.

- Validação do comportamento das funcionalidades e classes desenvolvidas.

- Construção da interface do usuário.

- Incorporação das funcionalidades das classes à interface do usuário.

- Construção do arquivo de configuração do processador Sergium.

- Elaboração dos programas piloto para os testes da plataforma de simulação utilizando o processador Sergium.

- Validação final da plataforma de simulação.

# CRONOGRAMA

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | Fev | Mar | Abr | Mai | Jun | Ago | Set | Out | Nov |
| Elaboração do projeto |  |  |  |  |  |  |  |  |  |
| Implementação da aplicação |  |  |  |  |  |  |  |  |  |
| Validação da aplicação |  |  |  |  |  |  |  |  |  |
| Criação do arquivo do processador Sergium |  |  |  |  |  |  |  |  |  |
| Elaboração dos progamas pilotos para validação |  |  |  |  |  |  |  |  |  |
| Validação da plataforma |  |  |  |  |  |  |  |  |  |
| Apresentação |  |  |  |  |  |  |  |  |  |

# REFERÊNCIAS BIBLIOGRÁFICAS

Stallings, Arquitetura e Organização de Computadores, 2005

Shannon , Robert E., INTRODUCTION TO THE ART AND SCIENCE OF SIMULATION, Proceedings of the 1998 Winter Simulation Conference D.J. Medeiros, E.F. Watson, J.S. Carson and M.S. Manivannan

Paz, S. M. e Valiante Filho, F. , A Utilização de um Computador Fictício como Estratégia para o Ensino de Arquitetura de Computadores em Anais do XXXIV Congresso Brasileiro de Ensino de Engenharia (COBENGE), Passo Fundo 2006

# FOLHA DE APROVAÇÃO DO PROJETO

Anderson Silvagni Rocha

**(Limite da margem superior Fonte 12, CAIXA ALTA, sem negrito)**

**simulador de processador Didático**

Projeto de Pesquisa apresentado ao Curso de Bacharelado em Ciência da Computação da Universidade Nove de Julho como requisito parcial para obtenção do grau de Bacharel em Ciência da Computação, sob a orientação Prof. Dr. Fillipo Valiante Filho.

|  |  |
| --- | --- |
| Data: \_\_\_\_/\_\_\_\_/\_\_\_\_ | \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_  Assinatura do professor orientador |

Observações: \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

# ANEXOS